

33. COP-Proto-S6 (Prototypen Board)

COP-Proto-S6 611143700

Das COP-Proto-S6 ist ein Prototyp Board, welches insgesamt 48 IOs ab dem eingesetzten Spartan 6 FPGA zu Verfügung stellt. Damit kann der Kunde selbst spezifische Interfaces realisieren und einfach in das Indel System einbinden. Die IOs sind über die Software als Input oder Output konfigurierbar und können über den COP-Bus mit bis zu 16kHz bedient werden.



33.1. Technische Daten

IOs		
Anzahl IOs	48	
Abtastrate auf COP-Bus	16	kHz
Ausgänge		
Technologie	3.3V CMOS	
Max. Ausgangspegel Low	0.4	V
Min. Ausgangspegel High	2.9	V
Max. Ausgangsstrom	15	mA
Kapazität	10	pF
Pullup	ca. 10	kΩ
Eingänge		
Technologie	3.3V CMOS	
Eingangsspannung Vmin	-0.4	V
Eingangsspannung Vmax	4.1	V
Eingangsschwelle Low	< 0.8	V
Eingangsschwelle High	> 2	V
Kapazität	10	pF
Pull-up	ca. 10	kΩ
Modul		
Max. Stromaufnahme @24V Knotenspeisung	100	mA

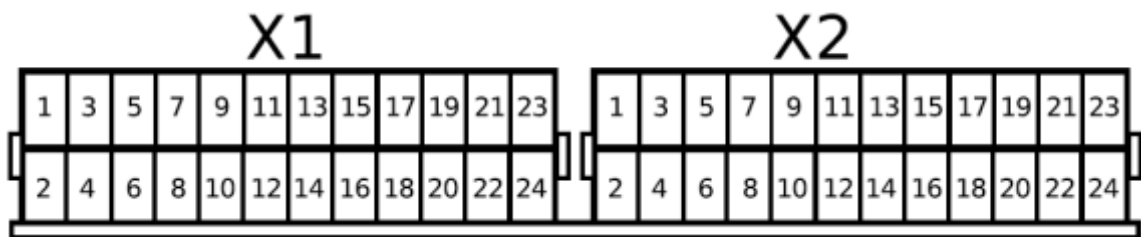
33.2. Verwendung und Garantieleistung

Das COP-Proto-S6 wird mit bestückten Stiftleisten ausgeliefert. Der Prototypen Aufbau muss vom Kunden so gestaltet werden, dass das Modul ohne jeglichen Anschluss der kundenspezifischen Peripherie getestet und repariert werden kann. Beispielsweise mittels Aufsteck-Platine. Angelieferte Module, welche sich nicht in ihrem Auslieferungszustand befinden werden von Indel weder getestet noch repariert.



Da das FPGA bei falscher Handhabung zerstört werden kann, ist dieses von der Garantieleistung ausgeschlossen. Indel empfiehlt für den Schutz des FPGA's generell den Einsatz von geeigneten Treibern.

33.3. Steckerbelegung



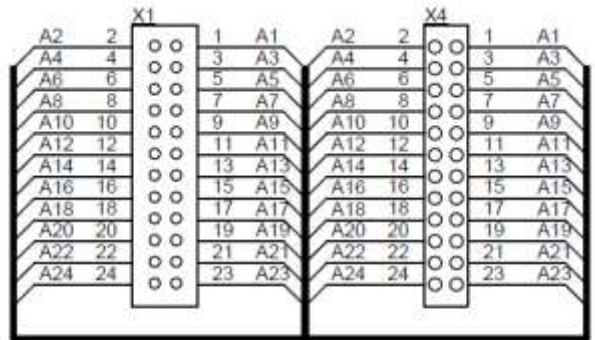
X1					
Nr	Dir	Bez	Bez	Dir	Nr
2		A2	A1		1
4		A4	A3		3
6		A6	A5		5
8		A8	A7		7
10		A10	A9		9
12		A12	A11		11
14		A14	A13		13
16		A16	A15		15
18		A18	A17		17
20		A20	A19		19
22		A22	A21		21
24		A24	A23		23

X2					
Nr	Dir	Bez	Bez	Dir	Nr
2		B2	B1		1
4		B4	B3		3
6		B6	B5		5
8		B8	B7		7
10		B10	B9		9
12		B12	B11		11
14		B14	B13		13
16		B16	B15		15
18		B18	B17		17
20		B20	B19		19
22		B22	B21		21
24		B24	B23		23

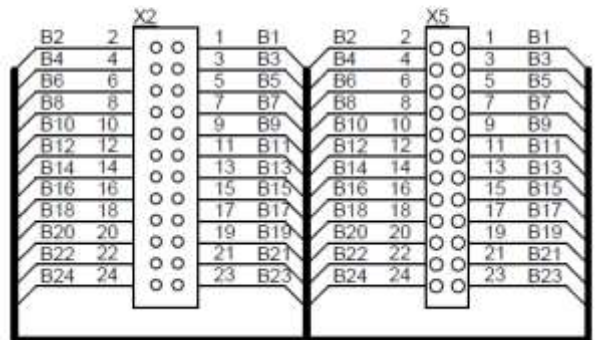
33.4. Schema

Stiftleisten

Die Steckeranschlüsse X1 sind 1 zu 1 auf die Steckerleiste X4 im 2.54mm Raster geführt.

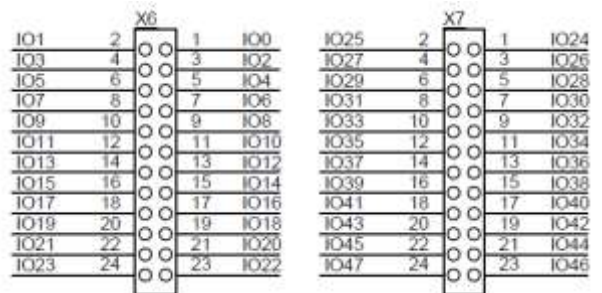


Die Steckeranschlüsse X2 sind 1 zu 1 auf die Steckerleiste X5 im 2.54mm Raster geführt.



FPGA IO's

Die IOs ab FPGA sind ebenfalls auf Steckerleisten im 2.54mm Raster geführt. 24 IOs sind jeweils auf eine 2x12 Stiftleiste geführt.



33.5. Lieferbare Varianten

Art. Nr.:	Label	Option	Beschreibung
611143700	COP-Proto-S6		Spartan-6 Prototypen Board 48 IOs ab FPGA, 3.3V CMOS, 2 x 24pol Stecker für Wago-Federleisten